

明細書

発明の名称

映像記録装置における停電時バックアップ装置

発明の背景

技術分野

この発明は、映像記録装置における停電時バックアップ装置に関する。

従来技術

監視カメラによって撮像された映像またはその圧縮データを、ブロック単位毎に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置が既に開発されている。

このような映像記録装置において、記録動作中において停電が発生すると、停電発生の直前に両メモリに蓄積されたデータが失われてしまう。

発明の概要

この発明は、記録動作中において停電が発生した場合において、停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータがビデオテープに記録されるまで、記録動作を継続させることができる映像記録装置における停電時バックアップ装置を提供することを目的とする。

この発明による映像記録装置における停電時バックアップ装置は、入力映像データまたはその圧縮データを、複数フィールド分のデータを含むブロック単位毎

に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置における停電時バックアップ装置であって、停電時のバックアップ用電源、停電が発生したことを検出する停電検出回路、バックアップ用電源にスイッチング手段を介して接続されかつバックアップ用電源に基づいて少なくとも記録動作を継続させるために必要な部分に電力を供給する電源回路、記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータの記録媒体への記録が完了したときに、スイッチング手段をオフにさせることにより、記録動作を中止させる手段を備えていることを特徴とする。

バックアップ用電源が蓄電池であり、映像記録装置の電源オン時において、当該蓄電池を商用電源に基づいて充電するための充電回路を備えていることが好ましい。

図面の簡単な説明

図1は、監視システムの構成を示すブロック図である。

図2は、デジタルVTRの概略構成を示すブロック図である。

図3は、差分ブロックの記録時の動作を示すタイムチャートである。

図4は、ビデオテープに記録される1フィールド分のデータに対するフォーマットを示す模式図である。

図5は、ヘッドの目詰まり検査を行うタイミングを示す模式図である。

図6は、ビデオテープ停止時において行われるヘッドの目詰まり検査を説明するためのタイミングチャートである。

図7は、サブバンクの内容を示す模式図である。

図8は、差分ブロックの再生時の動作を示すタイムチャートである。

図9は、逆転再生指令が入力された時点の直前に、通常再生されていたブロッ

ク内のデータうち、通常再生済のデータおよびそのインデックス番号を示す模式図である。

図10は、停電時のバックアップ機能を説明するための模式図である。

図11は、停電時のバックアップ機能を実現するための電源回路の構成を示す回路図である。

図12は、図11の電源回路の停電発生時の動作を示すタイムチャートである

好ましい実施例の詳細な説明

以下、図面を参照して、この発明を、監視カメラによって撮像された映像を記録再生するデジタルVTRに適用した場合の実施の形態について説明する。

〔1〕監視システムの全体的な構成の説明

図1は、監視システムの全体的な構成を示している。

監視システムは、ビデオカメラ（以下、監視カメラという）101と、監視カメラ101によって得られる映像信号を圧縮して記録するためのデジタルVTR102と、デジタルVTR102によって再生された映像を表示するモニタ103とを備えている。

〔2〕デジタルVTR102の映像信号処理回路の記録時の動作についての説明

図2は、デジタルVTR102の映像信号処理回路の構成を示している。映像信号処理回路の記録時の動作について説明する。

記録時には、監視カメラ101から送られてきたアナログの映像信号は、デコーダ11によってデジタルの映像データに変換される。デコーダ11によって得られた映像データは、差分ブロック12に送られる。差分ブロック12は、メモリ31と、加算減算手段32とを備えている。メモリ31は、第1のFPGA13（フィールドプログラマブルゲートアレイ）によって制御される。

図3は、差分ブロック12の記録時の動作を示している。図3において、数字はフィード番号を示している。

第1のFPGA13は、デコーダ11から出力される映像データを、所定フィ

ールド数周期（この例では、6垂直期間周期）で、基本映像データとしてメモリ31に格納するとともに、それらの映像データを加算減算手段32をスルーさせて画像圧縮伸張回路14に送る。

メモリ31に格納されたフィールドから次にメモリ31に格納されるフィールドまでの間の各フィールドの映像データは、加算減算手段32に送られ、メモリ31内に格納されている基本映像データとの差分がとられ、得られた差分データが画像圧縮伸張回路14に送られる。

図3の例では、フィールド番号”1”、“7”の映像データ”1”、“7”が、メモリ31に格納されるとともに画像圧縮伸張回路14に送られる。フィールド番号”1”と、”7”の間の各フィールドの映像データ”2”～”6”は、加算減算手段32に送られ、メモリ31内に格納されている基本映像データ”1”との差分が取られ、得られた差分データが画像圧縮伸張回路14に送られる。加算減算手段32をスルーして画像圧縮伸張回路14に送られた映像データ（基本映像データ）をI映像データといい、加算減算手段32によって基本映像データとの差分が取られた後に画像圧縮伸張回路14に送られたデータ（差分データ）をP映像データということにする。

画像圧縮伸張回路14では、差分ブロック12から送られてきた映像データが、フィールド単位毎にたとえばJPEG方式で圧縮される。画像圧縮伸張回路14によって得られた圧縮映像データ（符号化データ）は、付加情報付加／分離部15に送られる。

一方、マイコン40は、付加情報付加／分離部15に送られた圧縮映像データがI映像に対するものかP映像に対するものであるかを示すI／P識別情報を第1のFPGA13から取得し、記録時刻情報（現在の年月日分秒の情報）等とともに付加情報付加／分離部15に送る。

付加情報付加／分離部15では、画像圧縮伸張回路14によって得られた圧縮映像データに、マイコン40から送られてきた当該圧縮映像データに対応するI／P識別情報、記録時刻情報等の付加情報が付加される。付加情報付加／分離部15によって所定のデータが付加されたデータは、第2のFPGA16に送られる。

第2のFPGA16は、付加情報付加／分離部15から送られてきたデータを、複数フィールド分のデータを含む所定ブロック単位毎に2つのメモリ17、18に交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリから、データを読み出して、フォーマッタ19に送る。1ブロックは、この例では、オーディオに関する情報も含めて、288トラック分のデータからなる。

つまり、第2のFPGA16は、付加情報付加／分離部15から送られてきたデータを、一方のメモリ、たとえば、第1メモリ17に書き込んでいく。そして、第1メモリ17への1ブロック分のデータの書き込みが終了すると、データを書き込むメモリが他方の第2メモリ18に切り替えられると同時に、第1メモリ17から、データの読み出しが開始される。

第1メモリ17から読み出されたデータは、フォーマッタ19に送られる。そして、第1メモリ17からの1ブロック分のデータの読み出しが完了すると、読み出しが停止せしめられる。

この後、第2メモリ18への1ブロック分のデータの書き込みが終了すると、データを書き込むメモリが第1メモリ17に切り替えられると同時に、第2メモリ18から、データの読み出しが開始される。第2メモリ18から読み出されたデータは、フォーマッタ19に送られる。そして、第2メモリ18からの1ブロック分のデータの読み出しが完了すると、読み出しが停止せしめられる。以後、同様な処理が繰り返される。

フォーマッタ19では、送られてきたデータがビデオテープに記録できるデータ構造のデータに変換される。フォーマッタ19によって得られたデータは、信号記録再生部20内の記録アンプおよびビデオヘッドを介して、ビデオテープに記録される。つまり、ビデオテープには、基本的には、1ブロック（288トラック分）単位で、映像データが記録される。1ブロック単位のデータの記録が終了する毎に、ビデオテープは停止せしめられる。

なお、第2のFPGA16およびフォーマッタ19は、マイコン40によって制御される。

図4は、ビデオテープに記録される1フィールド分のデータに対するフォーマ

ットを示している。

1 フィールド分のデータブロックは、ヘッダ部 5 1、オーディオデータ部 5 2 および映像データ部 5 3 からなる。

ヘッダ部 5 1 には、I／P 識別情報、記録時刻情報（年、月、日、時、分、秒）等の付加情報、量子化テーブル（Q テーブル）、音声付加データ等が含まれている。I／P 識別情報としては、たとえば、"EXFFFh" が用いられ、ヘッダ部 5 1 の先頭にフレームヘッダとして挿入されている。ここで、"EXFFFh" の "h" は "EXFF" が 16 進数であることを表し、"EXFF" 中の "X" が 0 であれば I 映像を、"X" が 1 であれば P 映像を表す。映像データ部 5 3 の最後には、映像データ部の最後であることを示すエンドコード（EOI；たとえば、"D9FFFh"）が挿入されている。

〔3〕記録時に行われるビデオヘッドの目詰まり検査についての説明

上述したように、記録時においては、ビデオテープに 1 ブロック分のデータが書き込まれる毎に、ビデオテープが停止せしめられるが、ビデオテープが停止している時間を利用して、ビデオヘッドの目詰まり検査が行われる。ここでは、回転ドラムに 180 度対向して 2 つのビデオヘッドが設けられている場合について説明する。

図 5 に示すように、1 ブロック分のデータ（図 5 では、block0 のデータ）がビデオテープに記録されると、ダミーデータが 6 トラック分記録された後、ビデオテープが停止せしめられる。そして、停止状態において、各ビデオヘッドの目詰まり検査が行われる。目詰まり検査が終了すると、ビデオテープのダメージを防止するために、キャプスタンを所定量だけ逆回転させることにより、ビデオテープを少し弛ませて待機させる。この後、次のブロックのデータ（図 5 では、block1 のデータ）の記録タイミングになると、まず、ダミーデータが所定トラック数分記録された後、次のブロックのデータのビデオテープへの記録が開始される。

各ビデオヘッドの目詰まり検査は、次のように行われる。図 6 に示すように、ビデオテープが停止している状態において、1 ヘッドにつき、テストパターンの記録再生（REC & PLAY）が 3 回行われる。なお、各ビデオヘッドのテストパターンの記録タイミングおよび再生タイミングは、図 6 に示すように、スイッチング

00000000-0000-0000-0000-000000000000

パルスに基づいて制御される。

マイコン40は、各ビデオヘッド毎に3回分の再生時のヘッド出力の和を算出し、所定値以下（たとえば、通常値の1/4以下）である場合には、そのビデオヘッドに目詰まりが発生していると判別する。マイコン40は、いずれかのビデオヘッドに目詰まりが発生していると判別したときには、記録を中止し、その旨を報知する。

〔4〕映像信号処理回路の再生時の動作についての説明

再生時には、信号記録再生部20内のビデオヘッドによってビデオテープから1ブロック単位毎にデータが読み取られる。読み取られた映像データは、信号記録再生部20内の再生アンプおよびフォーマッタ19を介して、第2のFPGA16に送られる。

第2のFPGA16は、送られてきたデータを、ブロック単位毎に2つのメモリ17、18に交互に書き込んでいき、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して付加情報付加／分離部15に送る。

第2のFPGA16は、フォーマッタ19から送られてきたデータをメモリ17、18に書き込む際には、フィールド単位毎にデータの書き込みアドレスを認識できるようにするために、図7に示すように、各フィールドデータの先頭にあるフレームヘッダの格納先先頭アドレスを示すサブバンクをメモリ内に作成する。

付加情報付加／分離部15では、送られてきた1フィールド分のデータから、I/P識別情報、時刻情報等の付加情報が分離される。分離されたデータは、マイコン40を介して第1のFPGA13に送られる。

付加情報付加／分離部15によって所定のデータが分離された後のデータは、画像圧縮伸張回路14に送られて、1フィールド単位毎に伸張される。画像圧縮伸張回路14によって得られた映像データは、差分ブロック12に送られる。

図8は、差分ブロック12の再生時の動作を示している。

第1のFPGA13は、マイコン40から送られてくるI/P識別情報に基づいて差分ブロック12に入力されるフィールドがI映像であるかP映像であるか

を判別する。

そして、差分ブロック 1 2 に入力されるフィールドが I 映像である場合には、メモリ 3 1 にその映像データを格納するとともに、その映像データを加算減算手段 3 2 をスルーさせてエンコーダ 2 1 に送る。差分ブロック 1 2 に入力されるフィールドが P 映像である場合には、その P 映像データ（差分データ）を加算減算手段 3 2 に送り、メモリ 3 1 に最新に格納された I 映像データ（基本映像データ）との和をとる。そして、得られた映像データをエンコーダ 2 1 に送る。

図8の例では、I画像の映像データ”1”、“7”が、メモリ31に格納されるとともにエンコーダ21に送られる。また、P映像”2-1”、“3-1”、“6-1”、“8-7”等は、メモリ31に最新に格納されたI映像データと加算されて、元の映像データに戻された後、エンコーダ21に送られる。

エンコーダ 21 では、送られてきた映像データがアナログの映像信号に戻された後、モニタ 103 に送られる。

〔5〕 特殊再生についての説明

[5 - 1] 逆転再生時の動作の説明

通常再生が行われている途中に、逆転再生指令がマイコン 40 に入力された場合の動作について説明する。

以下の説明において I／P グループとは、任意の 1 つの I 映像とその I 映像との差分が取られた P 映像とからなるグループをいうものとする。

逆転再生指令がマイコン 40 に入力された時点においては、その直前に通常再生されていた 1 ブロック分 (288 トラック分) のデータが、第 1 メモリ 17 または第 2 メモリ 18 に格納されている。また、差分ブロック 12 のメモリ 31 には、逆転再生指令がマイコン 40 に入力された時点の直前に再生されていた I/P グループの I 映像が格納されている。

ここでは、説明の便宜上、第1メモリ17に格納されている1ブロック分のデータのうち、図9に示すように、サブバンク（図7参照）のインデックス番号1～12に対応する12フィールド分のデータが通常再生された時点で、逆転再生指令がマイコン40に入力されたとする。図9において、IはI映像を示し、PはP映像を示している。また、I1とP11、P12、P13とは、同じI/P

グループを構成し、I 2 と P 2 1、P 2 2、P 2 3 とは、同じ I／P グループを構成し、I 3 と P 3 1、P 3 2、P 3 3 とは、同じ I／P グループを構成しているものとする。

逆転再生時においては、インデックス番号 1 2、1 1、1 0、…2、1 の順で、データを再生していく必要があるが、各 I／P グループにおいては、まず、I 映像を再生しておかなければ、P 映像を再生することができない。そこで、逆転再生時においては、第 2 の F P G A 1 6、マイコン 4 0 および第 1 の F P G A 1 3 は、次のような制御を行う。

①まず、最初に再生すべき I／P グループ (I 3、P 3 1、P 3 2、P 3 3) を逆から再生していく。つまり、逆転再生指令が入力されたときには、インデックス番号 9 に対応する I 映像 (I 3) が差分ブロック 1 2 のメモリ 3 1 に格納されているので、メモリ 3 1 に格納されているデータ I 3 に基づいて、P 3 3、P 3 2、P 3 1 の順番で P 映像を再生し、その後、I 映像である I 3 を再生する。これにより、インデックス番号 1 2 ～ 9 までの映像データが逆方向に再生される。

②インデックス番号 8 からインデックス番号が小さくなる順番に、付加情報のみを再生していく、付加情報中に含まれている I／P 識別情報に基づいて、次に再生すべき I／P グループ (I 2、P 2 1、P 2 2、P 2 3) の I 映像に対するインデックス番号 5 を取得する。

③インデックス番号 5 に対応する I 映像 (I 2) を再生する。これにより、再生された I 映像 (I 2) が差分ブロック 1 2 のメモリ 3 1 に格納される。ただし、再生された I 映像は差分ブロック 1 2 から出力されないように制御される。

④インデックス番号 5 ～ 8 までの I／P グループ (I 2、P 2 1、P 2 2、P 2 3) を、上記①と同様に、逆から再生していく。

⑤インデックス番号 4 からインデックス番号が小さくなる順番に、付加情報のみを再生していく、付加情報中に含まれている I／P 識別情報に基づいて、次に再生すべき I／P グループ (I 1、P 1 1、P 1 2、P 1 3) の I 映像に対するインデックス番号 1 を取得する。

⑥インデックス番号 1 に対応する I 映像 (I 1) を再生する。これにより、再

生された I 映像 (I 1) が差分ブロック 1 2 のメモリ 3 1 に格納される。ただし、再生された I 映像は差分ブロック 1 2 から出力されないように制御される。

⑦インデックス番号 1 ~ 4 までの I / P グループ (I 1, P 1 1, P 1 2, P 1 3) を、①と同様に、逆から再生していく。

以上のようにして、逆転再生指令がマイコン 4 0 に入力された時点において通常再生されていた 1 ブロック分のデータのうち、逆転再生指令がマイコン 4 0 に入力された時点で通常再生されていたデータまでのデータが逆方向に再生される。

なお、逆転再生時においては、通常再生時とは逆に、記録時刻が新しいブロックから古いブロックの順に、ビデオテープからブロック単位毎にデータが読み取られていく。上記のようにして逆転再生が行われたブロックの 1 つ前のブロックのデータがメモリ 1 7, 1 8 のうち、上記逆転再生されたデータが格納されていたメモリとは異なる方のメモリに格納されると、上記②以降の処理と同様な処理により、当該ブロックのデータが逆転再生される。

〔5-2〕早送り再生時の動作の説明

早送り再生時においては、通常再生時と同様に、ビデオテープから読み取られたデータが、メモリ 1 7, 1 8 にブロック単位で交互に格納されていく。しかしながら、早送り再生時においては、メモリ 1 7, 1 8 に格納されたデータのうち、I 映像に対するデータのみが読み出されて再生される。

〔5-3〕早戻し再生時の動作の説明

早戻し再生時においては、逆転再生時と同様に、ビデオテープから読み取られたデータが、メモリ 1 7, 1 8 にブロック単位で交互に格納されていく。しかしながら、早戻し再生時においては、メモリ 1 7, 1 8 に格納されたデータのうち、I 映像に対するデータのみが逆方向に読み出されて再生される。

〔6〕停電時のバックアップ機能についての説明

上述したように、記録動作時においては、1 ブロック単位毎にデータがビデオテープに記録される。

図 1 0 に示すように、block0 のデータが記録されている途中の時点 t 1 で停電が発生すると、メモリ 1 7, 1 8 に停電直前まで蓄積されていたデータが失われ

00000000-0000-0000-0000-000000000000

てしまう。

時点 t_1 の直前においてメモリ 17 から block0 のデータが読み出されているとすると、時点 t_1 の直前においては、メモリ 18 に block1 のデータの一部が蓄積されている。このデジタル VTR は、このような場合には、block0 を構成するすべてのデータおよび block1 を構成するすべてのデータがビデオテープに記録されるまで、蓄電池によって記録動作を継続させるバックアップ機能を備えている。

図 11 は、停電時のバックアップ機能を実現するための駆動回路を示している。

デジタル VTR 102 内のマイコン 40 およびその他の各部の電源電力 (DC 出力) は、常時は、商用電源 71 に接続された主電源回路 72 によって生成される。電源オフ時においても、マイコン 40 には、電池 78 によって電源が供給されるようになっている。停電検出回路 75 は、主電源回路 72 からの出力を監視し、停電が発生したときに、停電検出信号をマイコン 40 に出力する。

蓄電池 74 は、停電発生時にメモリ 17、18 に蓄積されていたデータおよびそれらのデータが属する 2 つのブロックを構成する全てのデータをビデオテープに記録させるための電源電力を供給するためのバックアップ電源である。蓄電池 74 は、デジタル VTR の電源がオンされている場合には、主電源回路 72 に接続された充電回路 73 によって充電される。

蓄電池 74 は、リレー 76 を介して副電源回路 77 に接続されている。リレー 76 は、常時は非作動状態 (オフ状態) にあり、停電が発生したときにマイコン 40 によって作動状態 (オン状態) にされる。

図 12 に示すように、記録動作が行われている途中において、時点 t_1 で停電が発生すると、停電検出信号が L レベルとなるので、マイコン 40 から出力されるリレー制御信号が H レベルとなり、リレー 76 が作動せしめられる。これにより、蓄電池 74 から副電源回路 77 にリレー 76 を介して電力が供給され、副電源回路 77 によってデジタル VTR 102 内のマイコン 40 およびその他の各部に電源電力 (DC 出力) が供給される。この結果、記録動作が継続せしめられる。

そして、停電発生時にメモリ 17、18 に蓄積されているデータおよびそれら

のデータが属する2つのブロックを構成する全てのデータのビデオテープへの記録が完了すると（時点 t_2 ）、マイコン40によってリレー制御信号がLレベルとされ、リレー76がオフ状態となる。

図10の例でいえば、時点 t_1 で停電が発生すると、マイコン40によってリレー制御信号がHレベルとされ、リレー76が作動せしめられる。これにより、蓄電池74から副電源回路77にリレー76を介して電力が供給され、副電源回路77によってデジタルVTR102内のマイコン40およびその他の各部に電源が供給される。

この結果、メモリ17に格納されているblock0のデータのビデオテープへの記録処理が継続せしめられるとともに、メモリ18へのblock1のデータの書き込み処理が継続せしめられる。メモリ18へのblock1のデータの書き込みが終了すると、メモリ18に格納されたblock1のデータのビデオテープへの記録処理が開始せしめられる。そして、block1のデータのビデオテープへの記録処理が終了すると、マイコン40によってリレー制御信号がLレベルとされ、リレー76がオフ状態となる。

クレーム

(1) 入力映像データまたはその圧縮データを、複数フィールド分のデータを含むブロック単位毎に2つのメモリに交互に書き込み、1ブロック分のデータがメモリに書き込まれる毎に、1ブロック分のデータの書き込みが終了したメモリからデータを読み出して記録媒体に記録させる映像記録装置における停電時バックアップ装置であって、

停電時のバックアップ用電源、

停電が発生したことを検出する停電検出回路、

バックアップ用電源にスイッチング手段を介して接続されかつバックアップ用電源に基づいて少なくとも記録動作を継続させるために必要な部分に電力を供給する電源回路、

記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および

停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータの記録媒体への記録が完了したときに、スイッチング手段をオフにさせることにより、記録動作を中止させる手段、

を備えていることを特徴とする映像記録装置における停電時バックアップ装置。

(2) バックアップ用電源が蓄電池であり、映像記録装置の電源オン時において、当該蓄電池を商用電源に基づいて充電するための充電回路を備えていることを特徴とするクレーム1に記載の映像記録装置における停電時バックアップ装置。

開示の要約

記録動作中において、停電検出回路によって停電が検出されたときに、スイッチング手段をオンさせることにより、記録動作を継続させる手段、および停電発生の直前に両メモリに蓄積されていたデータおよびそれらのデータが属している2つのブロックを構成する全てのデータの記録媒体への記録が完了したときに、スイッチング手段をオフにさせることにより、記録動作を中止させる手段を備えている。

00000000-0000-0000-0000-000000000000